

Análisis, dimensionado y cálculo eléctrico de un sensor de temperatura CMOS integrado para monitorización de temperatura en chip

Abel Reyes Cubas

Dr. Francisco Javier del Pino Suárez, D. David Galante Sempere

Grado en Ingeniería Electrónica Industrial y Automática, Julio 2024

Introducción

El presente Trabajo de Fin de Grado consiste en el diseño de un sensor de temperatura integrado para la monitorización térmica en chip. El sensor se diseña en un proceso CMOS de 45 nm, y se caracteriza por lograr un coeficiente térmico de $-2.1 \text{ mV}/^\circ\text{C}$ en un rango de temperatura nominal de 0 a $100 \text{ }^\circ\text{C}$, presentando una inexactitud de $+0.16 \text{ }^\circ\text{C}$ y $-0.32 \text{ }^\circ\text{C}$. El sensor consume una corriente de 819 nA alimentado con una fuente de 1 V en el caso más desfavorable a $100 \text{ }^\circ\text{C}$.

El sensor emplea dos condensadores de compensación, que junto con los pads, provocan que el *layout* del circuito ocupe un área total de $94 \times 274 \text{ } \mu\text{m}^2$. Estos condensadores pueden ser suprimidos cuando el sensor se integra en un sistema real, lo que resulta en un área efectiva de $17 \times 32 \text{ } \mu\text{m}^2$ contando únicamente el sensor.

Objetivos

El objetivo técnico del proyecto es desarrollar el sensor desde el esquemático hasta el *layout* para la fabricación y su medición:

- 01.** Diseñar el núcleo del sensor de temperatura junto con un divisor de tensión para polarizarlo. El núcleo establece los puntos de operación en DC y cubre el rango de temperatura de deseado.
- 02.** Implementar un espejo de corriente junto con un amplificador operacional con el que se logra copiar las corrientes e insensibilizarlas a la alimentación.
- 03.** Estudiar el transitorio del circuito y desarrollar un circuito *start-up* que gestiona el arranque, así como también, añadir condensadores de compensación en los nodos de alta impedancia del circuito.
- 04.** Desarrollar el *layout* individual de los módulos y enrutarlos en un *layout* único, priorizando la reducción del área y los parásitos.

Metodología

Para cubrir estos objetivos, el diseño del circuito implica algunas tareas fundamentales:

1. Estudiar la aplicabilidad del sensor a un sistema real para controlar la temperatura en un chip.
2. Revisar el estado del arte, con el objetivo de obtener un punto de partida y una topología en el diseño del sensor.
3. Diseño en esquemático: esta etapa comienza con algunas pruebas de concepto (POC) en el que se estudian los principios físicos y eléctricos que sostienen las bases del sensor de temperatura.
4. Diseño en *layout*: consiste en definir físicamente al sensor y generar los ficheros GDSII con el que podrá ser fabricado. Se encuentra formado por diferentes formas geométricas que definen las máscaras de fabricación.

Esquemático del sensor completo

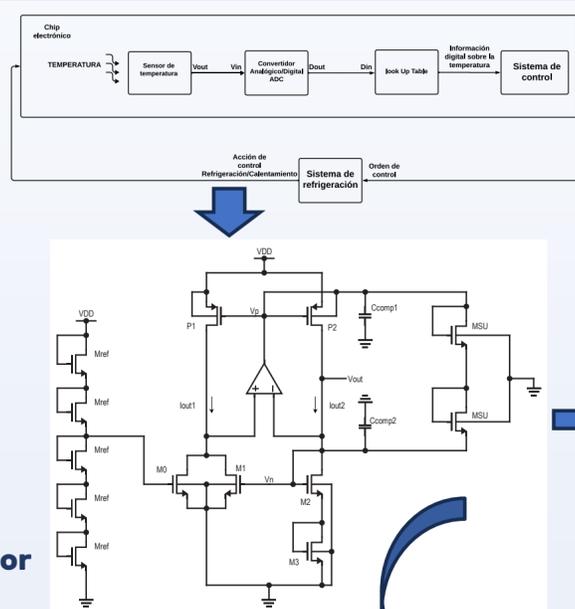
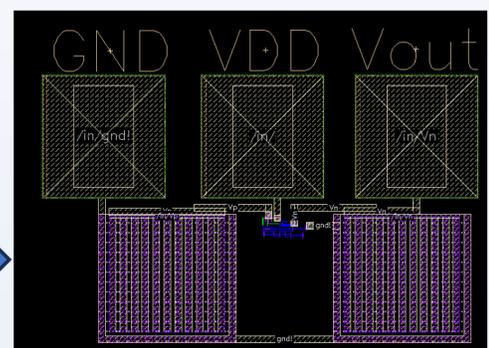


Diagrama de aplicabilidad del sensor en un sistema de refrigeración



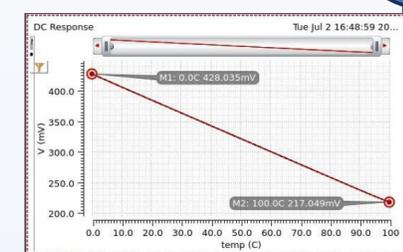
Layout final del sensor

Resultados

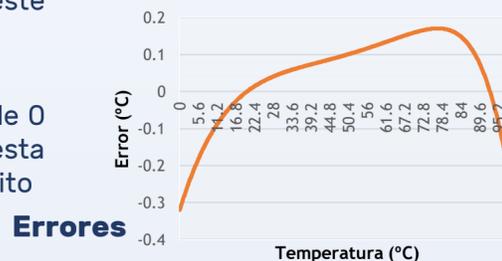
El sensor adopta una salida en tensión que abarca el rango 428 ~ 217 mV entre 0 ~ $100 \text{ }^\circ\text{C}$, siendo su pendiente $-2.1 \text{ mV}/^\circ\text{C}$ y consumiendo un total de 819 nA en el caso más desfavorable.

Los errores resultantes en todo el rango de temperatura, después de aplicar la técnica de calibración a un punto (a $20 \text{ }^\circ\text{C}$), muestran que alcanza niveles muy bajos siendo de $+0.16 \text{ }^\circ\text{C}$ y $-0.32 \text{ }^\circ\text{C}$ en los peores casos, destacando que la salida es muy lineal. Se pueden aplicar técnicas de corrección de curvatura que incluso pueden reducir este error.

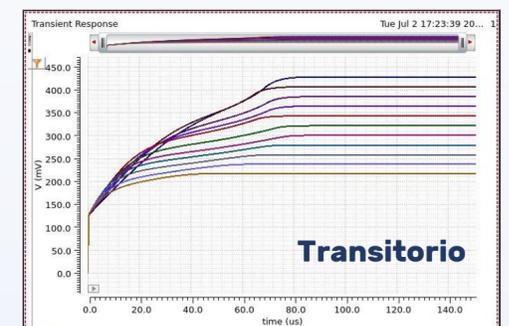
La respuesta transitoria del circuito en el rango de temperatura de 0 a $100 \text{ }^\circ\text{C}$ en saltos de $10 \text{ }^\circ\text{C}$, refleja que se obtiene una respuesta subamortiguada, y a medida que aumenta la temperatura, el circuito tarda más en estabilizarse.



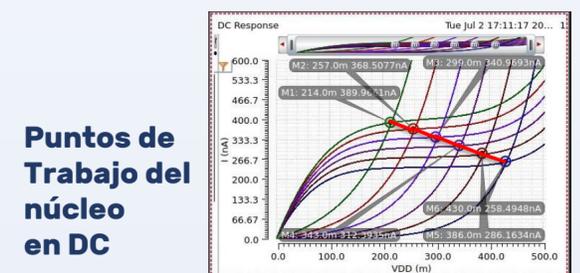
Vout



Errores



Transitorio



Puntos de Trabajo del núcleo en DC

Conclusiones

Se ha presentado el proceso de diseño de un sensor de temperatura para la monitorización térmica en chip. Se ha partido del estudio del estado del arte, y se ha diseñado el núcleo del sensor y los distintos módulos involucrados. Dos capacidades de compensación son necesarias para realizar la medida del sensor en solitario, aunque pueden ser eliminadas si el sensor se incluye en un sistema real, en el que la capacidad en los nodos de alta impedancia del circuito puede ser suficiente para cubrir las necesidades de estabilidad.

A continuación, se ha realizado el *layout* del circuito, en el que primero se diseña el *layout* de cada transistor involucrado en el sensor, y posteriormente se enrutan para conformar el circuito completo. Se aplican técnicas de división de largos y anchos con el objetivo de optimizar el área ocupada por los transistores, además de reducir las componentes parásitas y el consumo derivado de éstas. Si el diseño es comparado con el estado del arte, se comprueba que el sensor es muy competitivo en términos de minimización del error, baja alimentación, sensibilidad tensión-temperatura y área ocupada.

Referencias

- M. Sasaki, M. Ikeda, and K. Asada, "A Temperature Sensor With an Inaccuracy of $-1/+0.8 \text{ }^\circ\text{C}$ Using 90-nm 1-V CMOS for Online Thermal Monitoring of VLSI Circuits," *IEEE Trans. Semicond. Manuf.*, vol. 21, no. 2, pp. 201-208, May 2008, doi: 10.1109/TSM.2008.2000424.
- S. Jeong, Z. Foo, Y. Lee, J.-Y. Sim, D. Blaauw, and D. Sylvester, "A Fully-Integrated 71 nW CMOS Temperature Sensor for Low Power Wireless Sensor Nodes," *IEEE J Solid-State Circuits*, vol. 49, no. 8, pp. 1682-1693, 2014, doi: 10.1109/JSSC.2014.2325574.
- T. Zhang, W. Li, J. Li, L. Wei, and J. Liu, "A 700nW Compact Temperature Sensor With a One-Point Trimmed Inaccuracy of $+1.2/-1.0 \text{ }^\circ\text{C}$ For On-Chip Thermal Monitoring," *IEEE Transactions on Circuits and Systems II: Express Briefs*, p. 1, 2024, doi: 10.1109/TCSII.2024.3370183.